

## Structure Machine 2

### Série de TD2 (2019-2020)

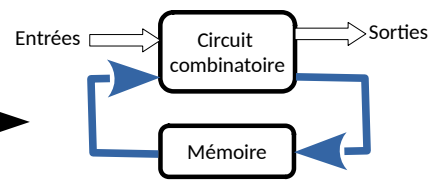
<https://elearning.univ-bejaia.dz/course/view.php?id=6094>

### Circuits logiques Séquentiels



**Objectif :** Comprendre les fondements des circuits logiques séquentiels et expliquer le fonctionnement de la bascule RS, D, JK, registres et compteurs.

- Q1 :** Les circuits logiques se déclinent en 2 catégories, lesquelles ?
- Q2 :** Que représente la figure suivante ? →



**Q3 :** A la différence des circuits logiques combinatoires, les circuits logiques séquentiels, en plus de dépendre des entrées (dites combinatoires), il dépendent aussi de leur état .....

**Q4 :** Complétez les tables de vérité suivantes :

Bascule RS asynchrone		
R	S	Q <sub>n</sub>
0	0	
0	1	
1	0	
1	1	

Bascule D sensible au front montant de l'horloge H		
H	D	Q <sub>n</sub>
↑	0	
↑	1	
0	x	
1	x	

Bascule JK asynchrone		
J	K	Q <sub>n</sub>
0	0	
0	1	
1	0	
1	1	

**Q5 :** Citez 4 exemples de circuits logiques combinatoires et 4 exemples de circuits logiques séquentiels

**Q6 :** Vous savez que l'on peut synchroniser une bascule à un signal d'horloge. Dans ce cas, les entrées de la bascule ne sont pris en compte qu'à des moments précis liés à l'état de l'horloge. Selon cet état de l'horloge, on distingue 4 types de synchronisation, citez-les :

- 1 - .....
- 2 - .....
- 3 - .....
- 4 - .....

**Q7 :** Reliez les noms des bascules au figures leurs correspondant

Bascule RS sensible au front montant de l'horloge

Bascule JK sensible au front descendant de l'horloge

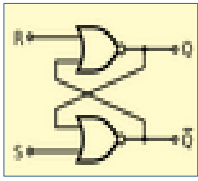
Bascule RS sensible au niveau haut

Bascule RS sensible au niveau bas

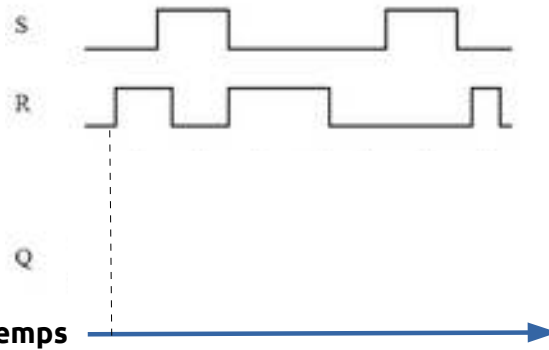
Bascule D sensible au front montant de l'horloge

Bascule JK sensible au front montant de l'horloge

**Q8 :** Soit la bascule RS suivante, complétez sa table de vérité et le logigramme ci-dessous :

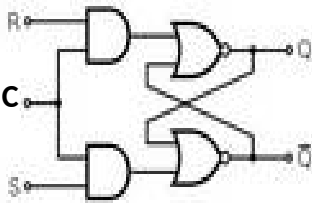


S	R	$Q_{n+1}$
0	0	
0	1	
1	0	
1	1	

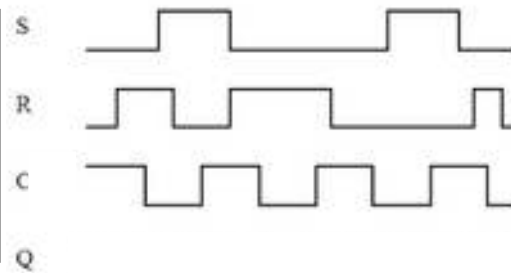


Cette bascule est  synchrone  
 asynchrone

**Q9 :** Soit la bascule RSH suivante, complétez sa table de vérité et le logigramme ci-dessous :



C	S	R	$Q_{n+1}$
0	X	X	
X	0	0	
1	0	1	
1	1	0	
1	1	1	



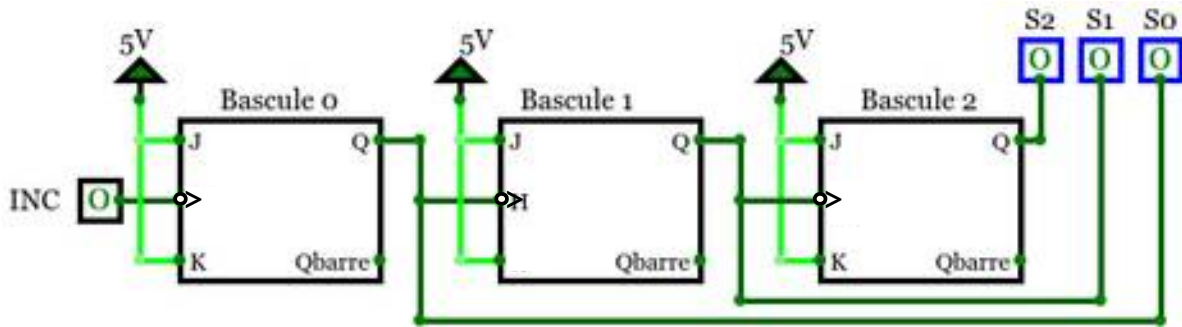
Cette bascule est  synchrone  asynchrone

**Q10 :** Bascule T : Donnez le schéma d'une bascules « T » sensible au front montant de l'horloge  
 Complétez sa table de vérité :

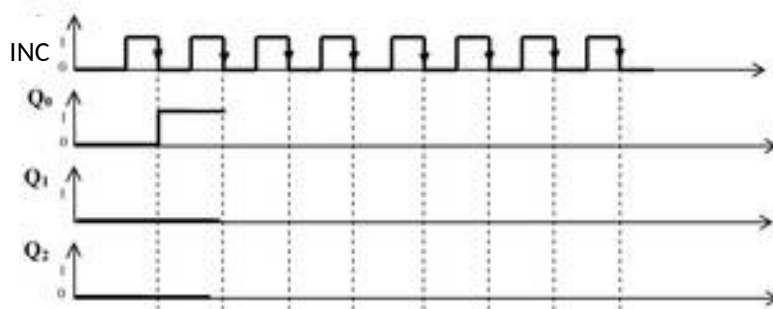
T	H	$Q_n$	$\overline{Q_n}$	remarque
1	↗		$Q_{n-1}$	basculement
1	0,1, ↘			
0	0,1, ↗, ↘			mémorisation

**Q11 :** Donnez le schéma d'une bascule D synchrone sensible au niveau d'horloge bas et basée sur une bascule RS.

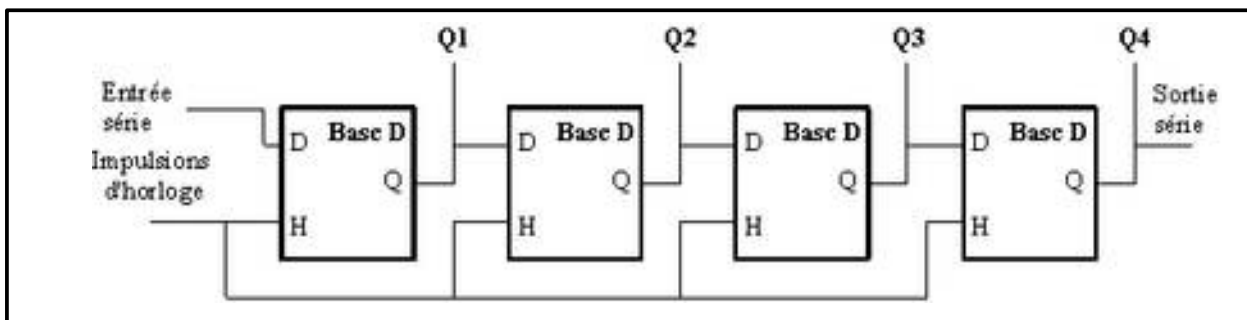
**Q12** – Soit le circuits suivant :



Vous voyez que nous avons utilisé 3 bascules JK sensibles au front d'horloge descendant. Ce sont donc des bascules flip-flop. Vous voyez aussi que toutes les entrées J et K de ces bascules sont positionnées à un « 1 » logiques (5v). Nous vous demandons de compléter le chronogramme suivante et de dire ce que fait ce circuit :



**Q13** – Quelle est la fonction réalisée par le circuit suivant ?



*Indication* : Dans le circuit ci-dessus, nous avons omis la sortie Qbarre.

**Q14** – Donnez le schéma d'un registre à décalage de gauche à droite en utilisant des bascules D synchrones sensibles au front montant.

