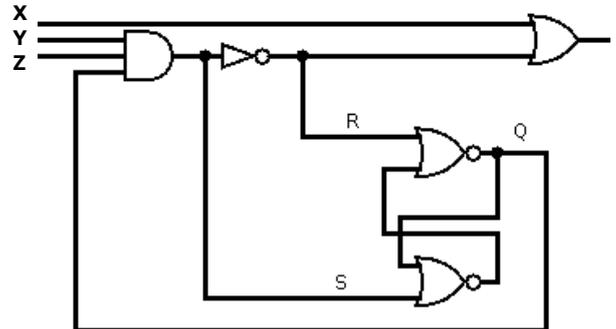


Université de Béjaia Fac. des sciences exactes Département de mathématique Niveau Licence 1	Examen de rattrapage de Structure Machine 2 Durée : 1h30 18 Septembre 2019	Corrigé
--	---	---------

Chapitre 1 : Circuits logiques combinatoires sur 12 points

Question1 : CLC sur 1 point : Le circuit suivant est-il un circuit logique combinatoire (*justifier votre réponse*) ?

Réponse : Ce circuit comporte une boucle faisant de sorte que la sortie dépende de son état précédent. Il ne s'agit évidemment pas d'un circuit logique combinatoire.



Question2 (sur 1.5 points) : On vous demande de faire la synthèse d'un circuit de détection de débordement de capacité à l'issue d'un calcul entre 2 nombres **A** et **B**. Vous supposerez ceci : **S_a** est le signe du nombre **A**, **S_b** est le signe du nombre **B** et **S_r** et le signe du résultat du calcul entre A et B. Je vous rappelle que l'on pourra affirmer qu'il y a débordement lorsque les signes de A et B (S_a et S_b) sont égaux et au même temps ils sont différents du signe du résultat (S_r).

A – Donnez la table de vérité

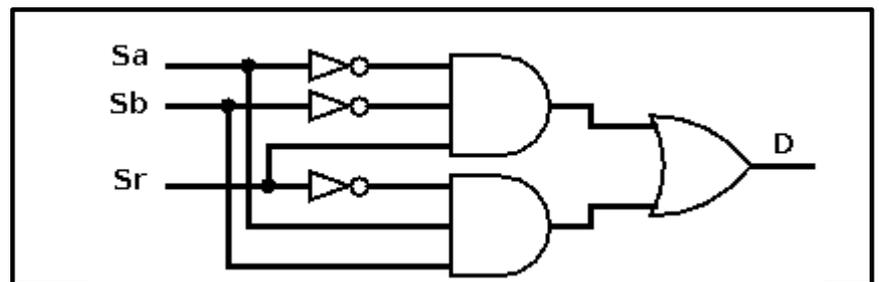
	S _a	S _b	S _r	D
m ₀	0	0	0	0
M ₁	0	0	1	1
m ₂	0	1	0	0
m ₃	0	1	1	0
m ₄	1	0	0	0
m ₅	1	0	1	0
m ₆	1	1	0	1
m ₇	1	1	1	0

B – Donnez l'équation de la sortie D

$$D = m_1 + m_6$$

$$D = \bar{S}_a \bar{S}_b S_r + S_a S_b \bar{S}_r$$

C – Donnez le logigramme de la sortie D



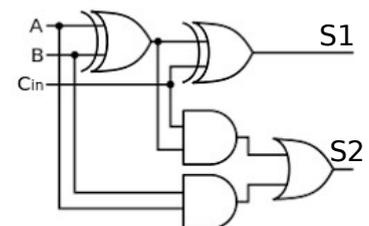
Question3 : sur 1.5 point : Analysez le circuit suivant et indiquez ce qu'il fait

A – Équation de S1 : $S_1 = (A \oplus B) \oplus C_i$

B – Équation de S2 : $S_2 = ((A \oplus B) \cdot C_i) + A \cdot B$

C – Déduire la fonction de ce circuit :

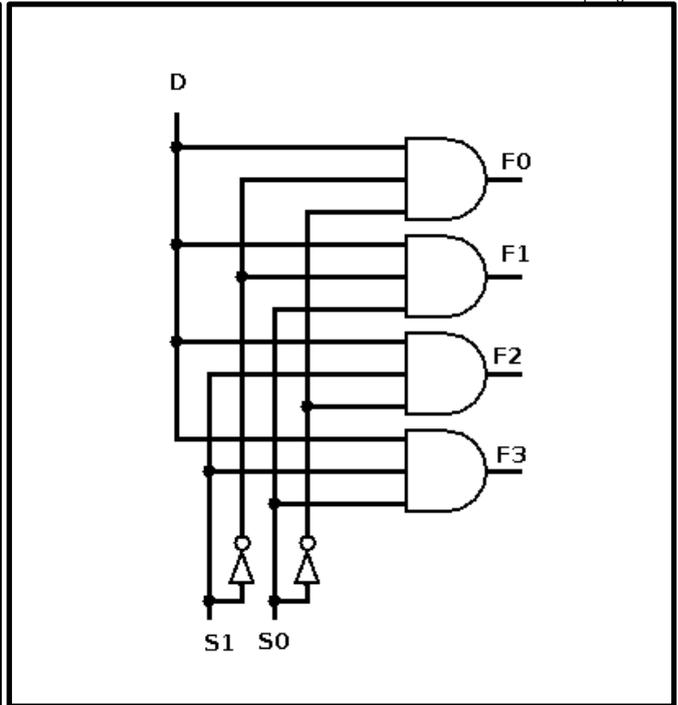
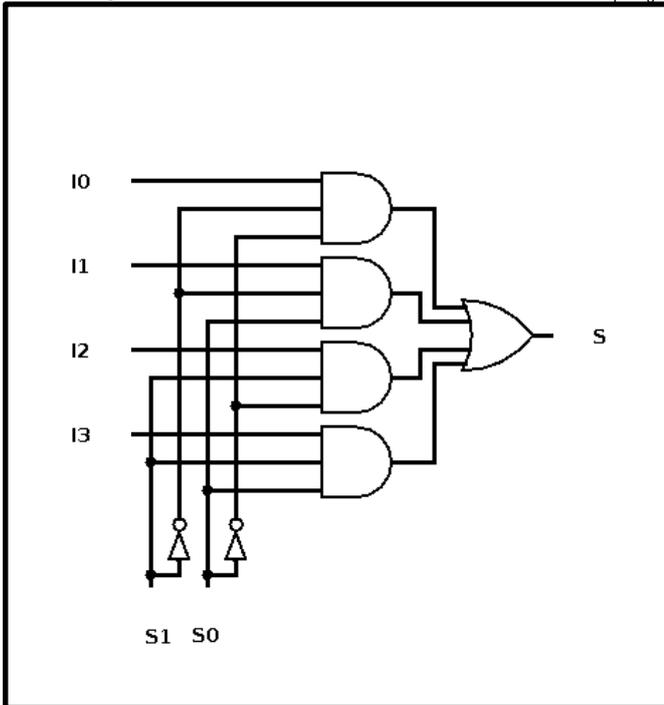
Additionne A+B+C_{in}, donne S1 comme somme et S2 comme retenue



Question4 : Multiplexeur & démultiplexeur sur 2 points: On vous rappelle qu'un multiplexeur (MUX) est un circuit logique qui dispose de 2^n entrées, d'une unique sortie et de n lignes de sélection. Donnez le schéma détaillé d'un multiplexeur et d'un démultiplexeur ayant chacun 2 entrées de sélection S_1 et S_0 .

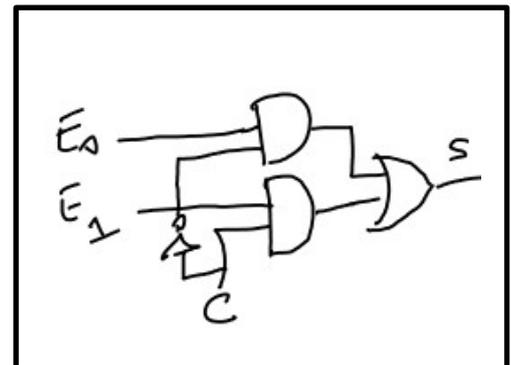
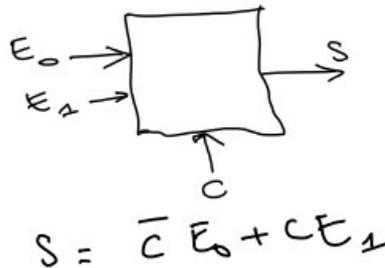
Multiplexeur (MUX) à 2 entrées de sélection (S_1, S_0)

Démultiplexeur à 2 entrées de sélection (S_1, S_0)



Question5 : Multiplexeur sur 1 point: On suppose que vous avez un MUX ayant une seule entrée de sélection (ou de commande) C et 2 entrées de données $E1$ et $E0$. On suppose que sa sortie est S .

- Donnez l'équation de sa sortie S :



Question6 : Décodeur sur 2 points : En analysant le circuit suivant :

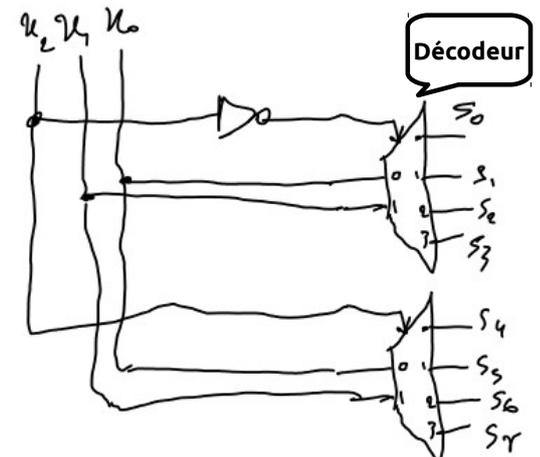
A : Donnez l'équation des sorties $S_i = f_i(x_2, x_1, x_0)$

S_0	$\bar{x} \cdot \bar{y} \cdot \bar{z}$
S_1	$\bar{x} \cdot \bar{y} \cdot z$
S_4	$x \cdot \bar{y} \cdot \bar{z}$
S_5	$x \cdot \bar{y} \cdot z$

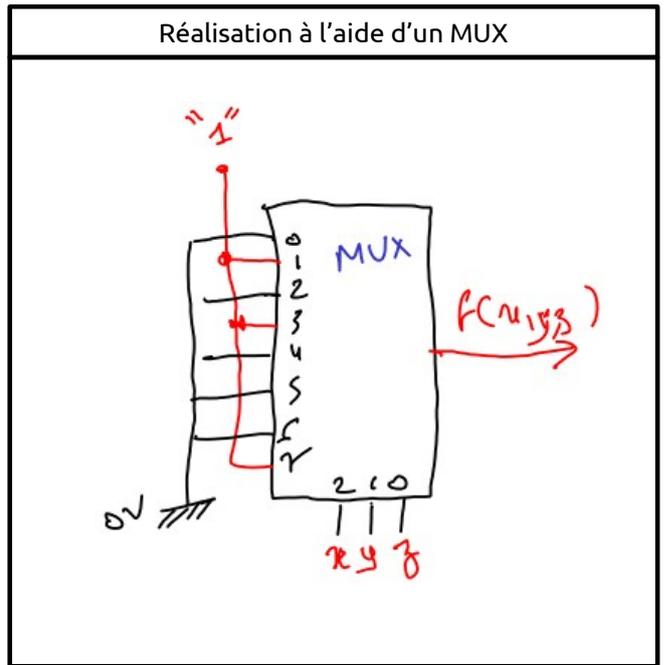
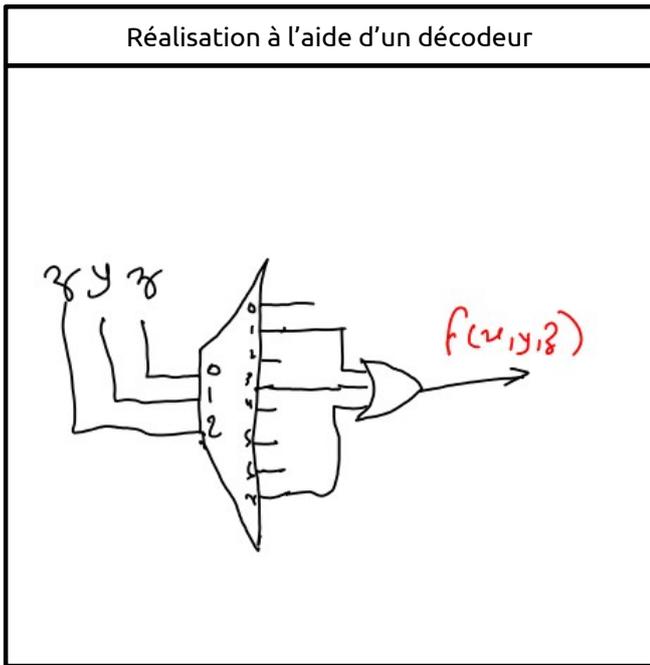
Déduire l'équation de S_i : $S_i = m_i$

B : Indiquez à quoi correspond ce circuit:

C'est un décodeur 3 entrées et 8 sorties

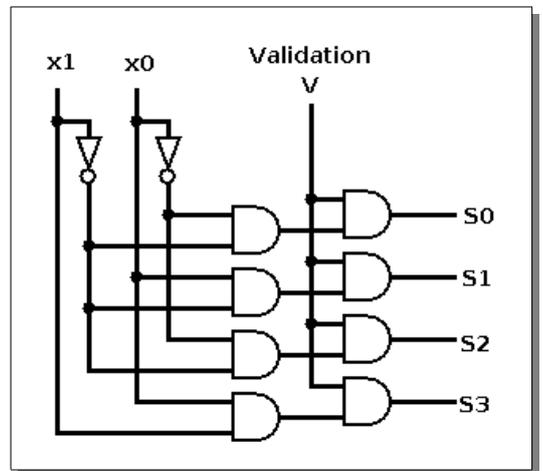


Question 7 : Réalisation de fonctions à l'aide de multiplexeurs et de décodeurs sur 2 points: En vous servant d'un décodeur puis d'un multiplexeur, donnez le schéma de réalisation de la fonction $f(x,y,z) = \Sigma(1,3,7)$



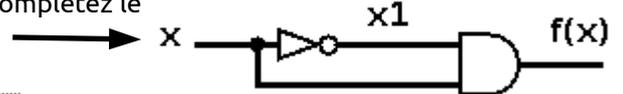
Question 8 : sur 1 point: Indiquez la fonction (ce qu'il fait ou comment on l'appelle) du circuit suivant (justifier votre réponse) :

Il s'agit d'un décodeur à 2 entrées (x_1, x_0) et 4 sorties (s_3, s_2, s_1, s_0) avec une entrée de validation v



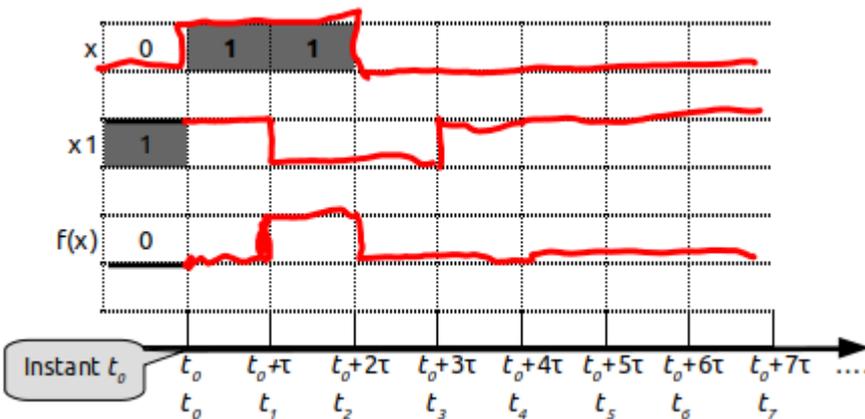
Chapitre 2 : Circuits logiques séquentiels sur 6.5 points

Question 9 - CLC (sur 1.5 point): En supposant que le délai de propagation du signal des portes ET et NON est de $\tau = 1$ ns. Complétez le chronogramme ci-dessous qui correspond au circuit suivant :



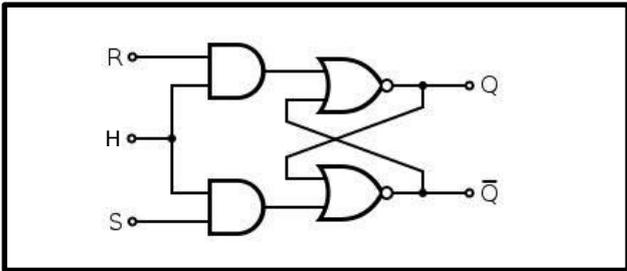
Si on ignore les délais de propagation des signaux quelle aurait été l'expression de la fonction $f(x)$

$f(x) = x \cdot \bar{x} = x \cdot \bar{x}$
 $f(x) = 0$



Question 10 - Bascule RS sur 2 points:

A - Donnez le schéma à base de portes **NOR** d'une bascule RS synchrone sensible au niveau d'horloge haut:



B - Comment pourriez-vous qualifier en **un seul mot** l'état de votre bascule lorsque vous mettez **R** et **S** à « 1 » au même temps ?

État indéterminé

C - Que se passe-t-il lorsque vous mettez **R** à « 0 » et au même temps **S** à « 0 » ?

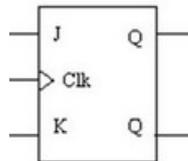
La bascule sera mise en état de mémorisation, c'est à dire $Q_{t+1} = Q_t$

D - Que se passe-t-il lorsque vous mettez **R** à « 0 » et au même temps **S** à « 1 » ?

La bascule sera mise à « 1 »

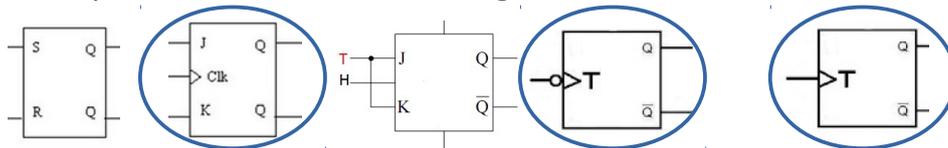
Question 11 Bascule JK flip-flop (sur 1 point)

Complétez la table de vérité suivante de la bascule suivante :



Entrées			Sorties	
Clk	J	K	Q_{n+1}	\bar{Q}_{n+1}
0	X	X	Q_n	\bar{Q}_n
	0	0	Q_n	\bar{Q}_n
	0	1	0	1
	1	0	1	0
	1	1	\bar{Q}_n	Q_n

Question 12 (sur 0.5 point) - Parmi les bascules suivantes encerclez celles qui sont sensibles au front d'horloge :



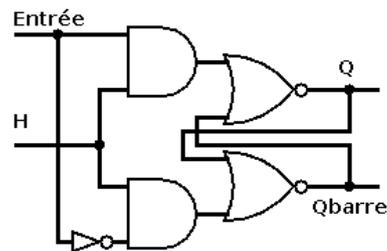
Question 13 - (sur 1.5 point) :

A - Indiquez à quel bascule correspond le schéma suivant (D, T, JK, RS)

Bascule D

B - Cette bascule est-elle synchrone ? **OUI**

C - Est-elle une bascule « Flip-Flop » ? **NON (c'est un verrou)**



Chapitre 3 : Circuits intégrés sur 1.5 points

Question 14 - Indiquez l'expression algébrique de $S=f(x,y,z)$ réalisée dans le montage suivant :

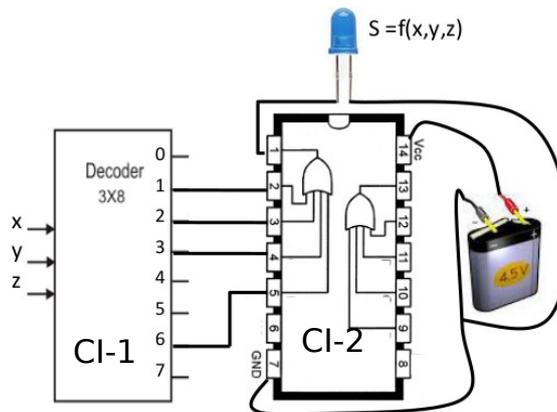
$$f(x, y, z) = \bar{x} \cdot \bar{y} \cdot z + \bar{x} \cdot y \cdot \bar{z} + \bar{x} \cdot y \cdot z + \bar{x} \cdot \bar{y} \cdot z$$

A quoi correspond la broche numéro 7 du circuit intégré CI-2 ?

GND ou masse

A quoi correspond la broche numéro 14 du circuit intégré CI-2 ?

VCC ou source de tension



Bon courage