

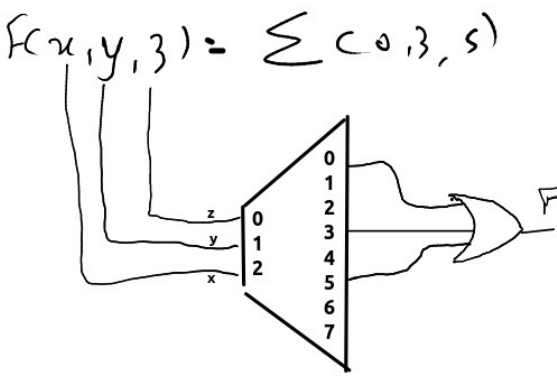
Université de Béjaia Faculté des sciences exactes Département de mathématique Niveau Licence 1	Examen de rattrapage Structure Machine 2 Durée : 1h30 2 octobre 2021	Corrigé	
---	---	---------	---

Chapitre 1 : Circuits logiques combinatoires – CLC (sur 10 points)

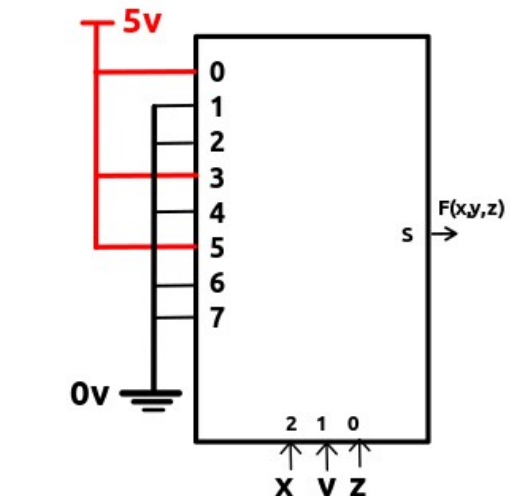
Q1 : Soit le fonction $F(x,y,z) = \Sigma(0,3,5)$, réaliser son circuit logique à l'aide d'un Décodeur puis d'un MUX

/1 Réalisation à l'aide d'un décodeur

$F(x,y,z) = \Sigma(0,3,5)$



Réalisation à l'aide d'un MUX /1

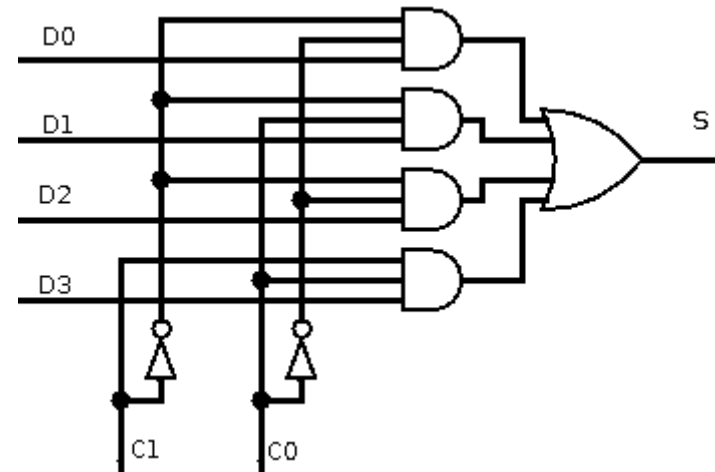


Q2 : Donnez l'équation de la sortie « S » d'un MUX ayant 2 entrées de commande « C_1, C_0 » et une entrée de donnée « D » (on suppose que ce circuit ne dispose pas d'entrée de validation). Donnez ensuite son logigramme :

/1 Équation de la sortie S du MUX

$$S = \bar{C}_1 \bar{C}_0 D_0 + \bar{C}_1 C_0 D_1 + C_1 \bar{C}_0 D_2 + C_1 C_0 D_3$$

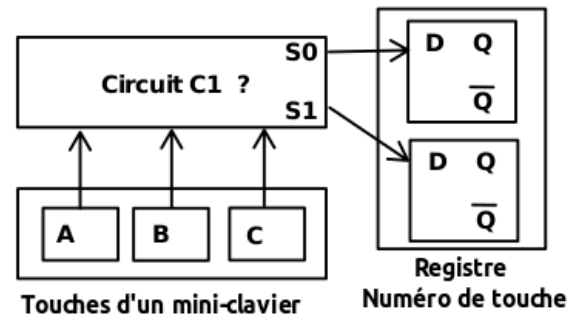
Logigramme détaillé du MUX /1



Q3 : Donnez le nombre d'entrée(s) de données et le nombre de sortie(s)

- d'un MUX ayant 3 entrées de commande : **8 entrées de données et une seule sortie** /0,5
- d'un deMUX ayant 3 entrées de commande : **Une entrée de donnée et 8 sorties** /0,5
- d'un décodeur ayant 3 entrées d'adresses : **Aucune entrée de donnée et 8 sorties** /0,5

Q4 : On souhaite réaliser un circuit logique combinatoire « C1 » qui mémorise dans un registre à 2 bits le numéro de la touche enfoncée d'un mini-clavier à 3 touches **A**, **B** et **C**. La touche « **A** » porte le numéro « **1** », la touche « **B** » porte le numéro « **2** » et la touche « **C** » porte le numéro « **3** ». Lorsque plusieurs touches sont enfoncées au même temps, un ordre de priorité est appliqué comme suit « **A** » plus prioritaire que « **B** » et « **B** » plus prioritaire que « **C** ». On vous demande de faire la synthèse de ce circuit.



Important : Lorsque aucune touche n'est enfoncée, le numéro sauvé dans le registre est « **0** »

A – Table de vérité

	A	B	C	S1	S0	
m_0	0	0	0	0	0	Aucune touche
m_1	0	0	1	1	1	Touche C (code 3)
m_2	0	1	0	1	0	Touche B (code 2)
m_3	0	1	1	1	0	Touche B (code 2)
m_4	1	0	0	0	1	Touche A (code 1) plus prioritaire que les autres
m_5	1	0	1	0	1	
m_6	1	1	0	0	1	
m_7	1	1	1	0	1	

B – Établissement des équations (formes canoniques)

$$S1 = \Sigma(1, 2, 3)$$

$$S0 = \Sigma(1, 4, 5, 6, 7)$$

C – Simplification par la méthode algébrique

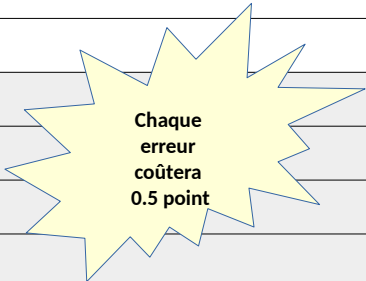
$$\begin{aligned}
 S_0 &= \Sigma(2, 4, 5, 6, 7) \\
 &= \bar{A}\bar{B}C + A\bar{B}\bar{C} + A\bar{B}C + A\bar{B}\bar{C} + ABC \\
 &= \bar{A}\bar{B}C + A(\bar{B}\bar{C} + \bar{B}C + B\bar{C} + BC) \\
 &= \bar{A}\bar{B}C + A(B(\bar{C} + C) + B(\bar{C} + C)) \\
 &= \bar{A}\bar{B}C + A(B + B) \\
 &= \bar{A}\bar{B}C + A \\
 &= \boxed{A + \bar{B}C}
 \end{aligned}$$

$$\begin{aligned}
 S_1 &= \Sigma(1, 2, 3) \\
 &= \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC \\
 &= \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}B\bar{C} + \bar{A}BC \\
 &= \bar{A}C(\bar{B} + B) + \bar{A}B(\bar{C} + C) \\
 &= \bar{A}C + \bar{A}B \\
 &= \boxed{\bar{A}(B + C)}
 \end{aligned}$$

Q5 – Donnez l'expression de la sortie « **S₄** » d'un Décodeur à 3 entrées (a,b,c) : $S_4 = (a \cdot \bar{b} \cdot \bar{c})$

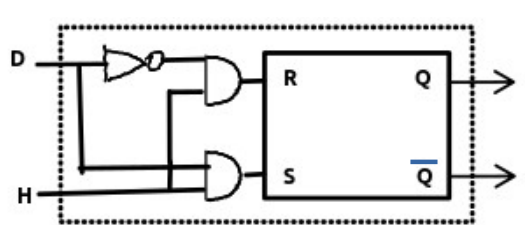
Chapitre 2 : Circuits logiques séquentiels (sur 10 points)

Q6 - En considérons respectivement que Q_n et Q_{n+1} sont les états de Q à l'instant n et $n+1$ d'une bascule RS sensible au **front montant** de l'horloge, complétez le tableau ci-dessous :

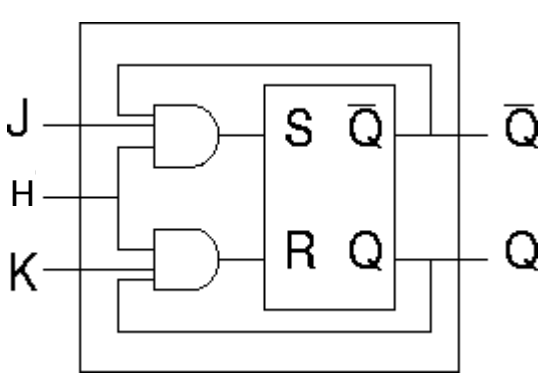
H	R	S	Q_{n+1}	Commentaire	/2
0	X	X	Q_n	Mémorisation	
1	X	X	Q_n	Mémorisation	
Passage de 0 vers 1	0	0	Q_n	Mémorisation	
	0	1	1	Mise à 1	
	1	0	0	Mise à 0	
	1	1	X	État indéterminé (interdit)	
Passage de 1 vers 0	0	0	Q_n	Mémorisation	
	0	1	Q_n	Mémorisation	
	1	0	Q_n	Mémorisation	
	1	1	Q_n	Mémorisation	

Q7 - Donnez les schémas **détaillés** des bascules suivantes

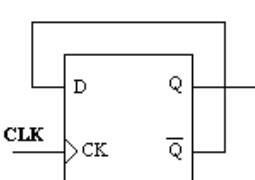
D sensible au niveau bas de l'horloge /1

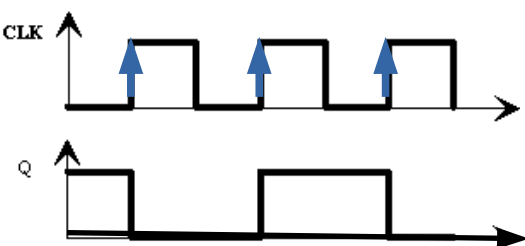


JK sensible au niveau haut de l'horloge /1



Q8 - Complétez le chronogramme du circuit suivant :

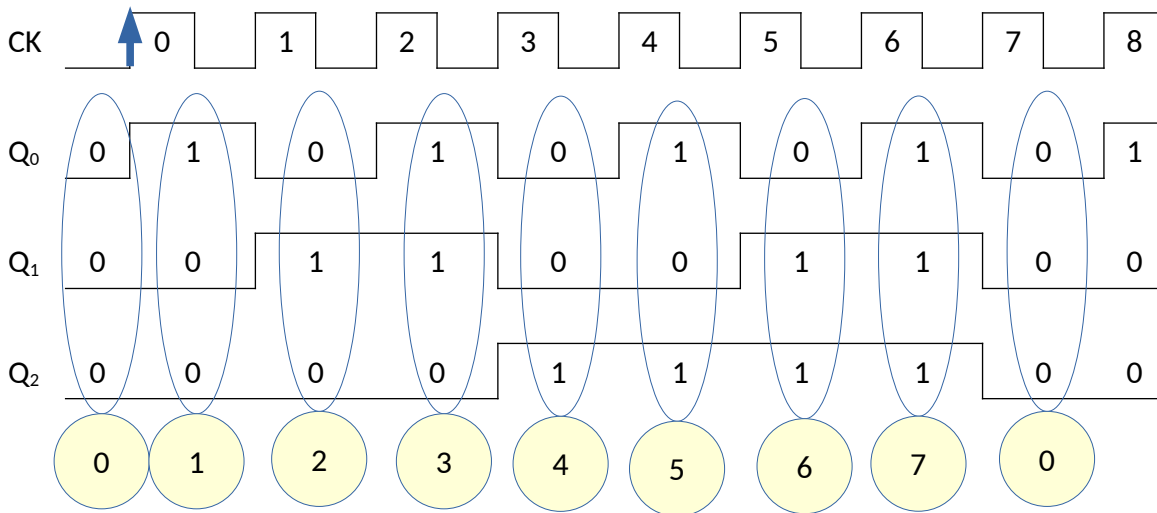
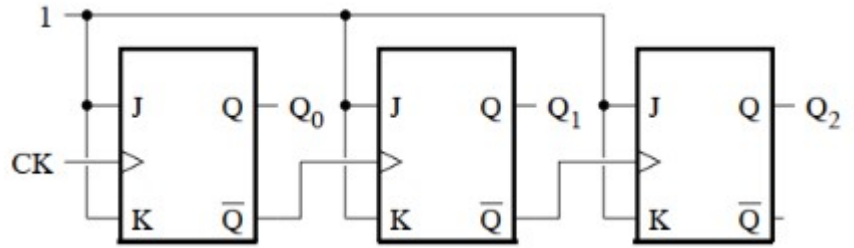




/1

Q9 – Soit le circuit séquentiel suivant

A – Donnez le chronogramme des sorties Q0, Q1 et Q2 en fonction du signal d'horloge CK



/0,5

/0,5

/0,5

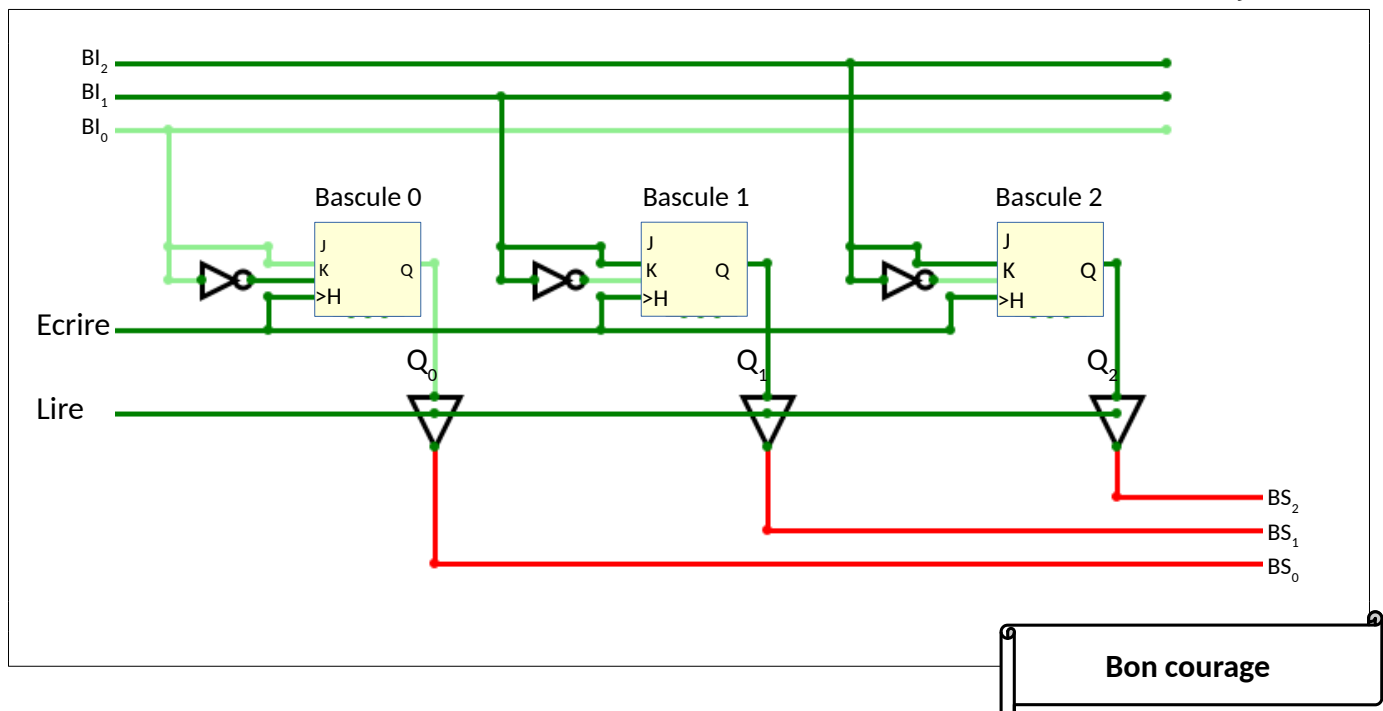
/0,5

B – Dédurre ce que fait ce circuit : **Compteur modulo 3 (de 0 à 7)**.....

Q10 – Donnez le schéma logique d'un registre 3 bits. Vous devez :

- Utiliser des bascules **JK** « *flipflop* » sensibles au front montant de l'horloge.
- Deux signaux de commande : **Lire** (lecture à partir du registre) et **Ecrire** (écriture dans le registre)
- Un bus d'entrée **BI** (BI_2, BI_1 et BI_0) et Un bus de sortie **BS** (BS_2, BS_1, BS_0)

/3



Bon courage