


Université de Béjaia Faculté des sciences exactes Département de mathématique Niveau Licence 1	Examen de Structure Machine 2 Durée : 1h30 19 Juin 2019	Nom : Prénom : Groupe :	
---	---	---	---

Chapitre 1 : Circuits logiques combinatoires sur 12.5 points

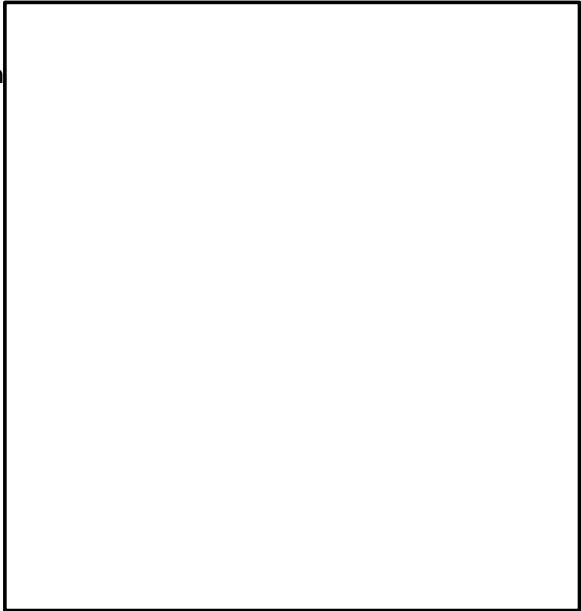
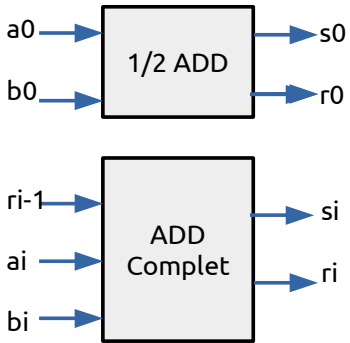
Question1 : CLC sur 1.5 point :



- Le circuit ci-dessus est-il un circuit logique séquentiel (*justifier votre réponse*) ?.....

- Donnez l'équation de $f(x,y)$:.....
- Pouvez-vous simplifier cette fonction, si oui donnez sa nouvelle expression :.....

Question2 : Additionneur sur 0.5 point : En vous basant sur les circuits demi-additionneur et additionneurs complets ci-dessous, donnez le schéma de montage en cascade d'un additionneur 3 bits.



Question3 : Décodeur sur 1 point : En supposant que vous avez un décodeur à trois entrées x, y et z . la variable x représente le poids fort alors que z représente le poids faible. On suppose que ce décodeur ne dispose pas d'entrée de validation.

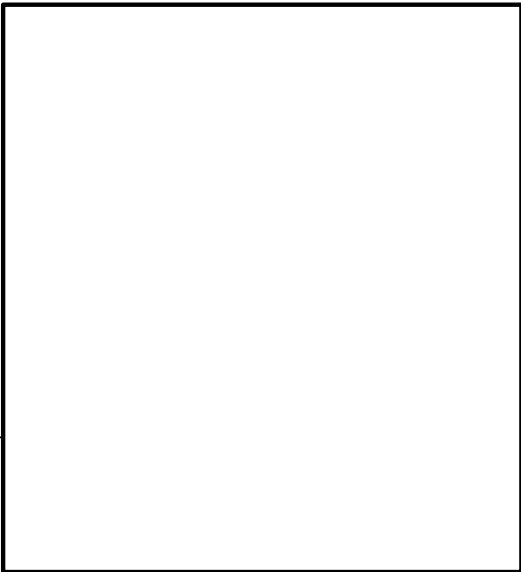
- Combien de sorties possède ce décodeur ?.....
- Donnez l'équation de la sortie S_6 :.....

Question4 : Démultiplexeur sur 1 point : Si vous avez un démultiplexeur ayant 2 entrées de commande x et y (x étant l'entrée de poids fort), une entrée de donnée D et une entrée de validation E .

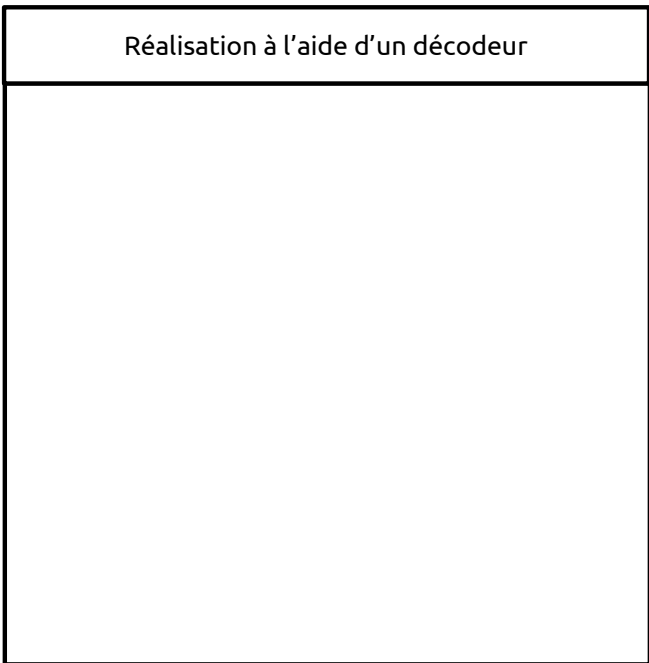
- Combien de sorties possède ce DeMUX ?
- Donnez l'équation de la sortie S_2

Question5 : Multiplexeur sur 1.5 point : Si vous avez un multiplexeur ayant une seule entrée de commande (sélection) x et N entrées de données (e_0, \dots) et une seule sortie S . On suppose qu'il n'y a pas d'entrée de validation.

- Combien vaut N :
- Donnez l'équation de S :
- Donnez le schéma détaillé de ce MUX :



Question6 : Réalisation de fonctions à l'aide de multiplexeurs et de décodeurs sur 1 point : En vous servant d'un décodeur puis d'un multiplexeur, donnez le schéma de réalisation de la fonction $f(x,y) = \sum(0,1,3)$



Question7 : Faire la synthèse d'un Circuit Logique Combinatoire sur 6 points : En vous demande de faire la synthèse d'un circuit de transcodage permettant de garantir un codage des nombres (de 0 à 7) de sorte à ce qu'il y ait toujours 2 bits à « 1 ». On supposera que vous avez en entrée 3 bits (b_2, b_1, b_0) et en sortie 5 bits (s_4, s_3, s_2, s_1, s_0). Voici comment on souhaite le transcodage :

000 → 00011	001 → 00110	010 → 01100	011 → 11000
100 → 00101	101 → 01010	110 → 10100	111 → 10001

Nom : Prénom..... Groupe :

A – Donnez la table de vérité répondant à ce problème (sur 0.5 point)

Entrées			Sorties				
b2	b1	b0	s4	s3	s2	s1	s0

B – Donnez les expressions algébriques (FCD) de chacune des sorties (sur 2.5 points) :

S0 =

 S1 =

 S2 =

 S3 =

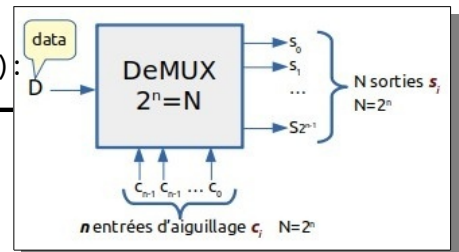
 S4 =

C – Simplifiez algébriquement les expressions des sorties S0, S1 et S2 (sur 2 point) :

S0 =

 S1 =

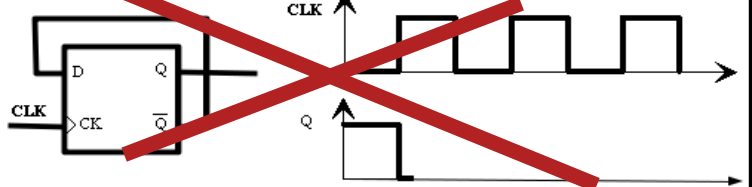
D – En utilisant un **démultiplexeur**, donnez le circuit de S0 et de S1 (sur 1 point) :



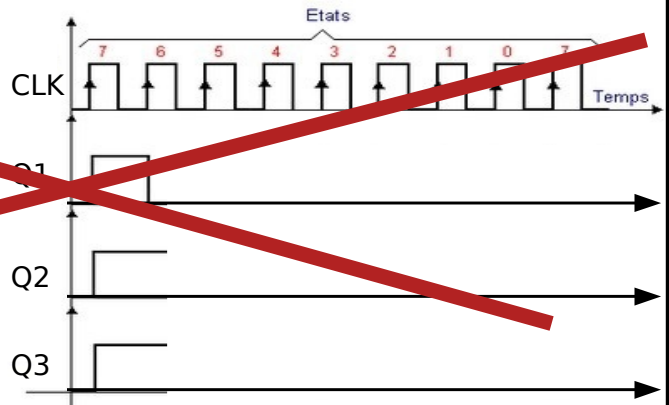
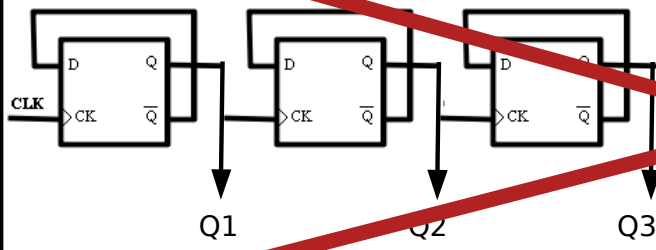
Chapitre 2 : Circuits logiques séquentiels sur 6.5 points

Question 8 - Compteurs (sur 1.5 points):

A – Soit le montage de la bascule D suivant, compléter son chronogramme



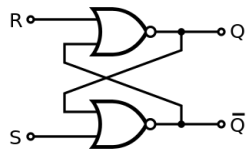
B – Vous basant sur le chronogramme de la question précédente (A), déduire le chronogramme du circuit suivant :



C – Ce compteur est-il synchrone ? OUI NON

Question 9 - Bascule RS sur 1 point:

Soit la bascule RS suivante:



A – Cette bascule est-elle synchrone ? OUI NON

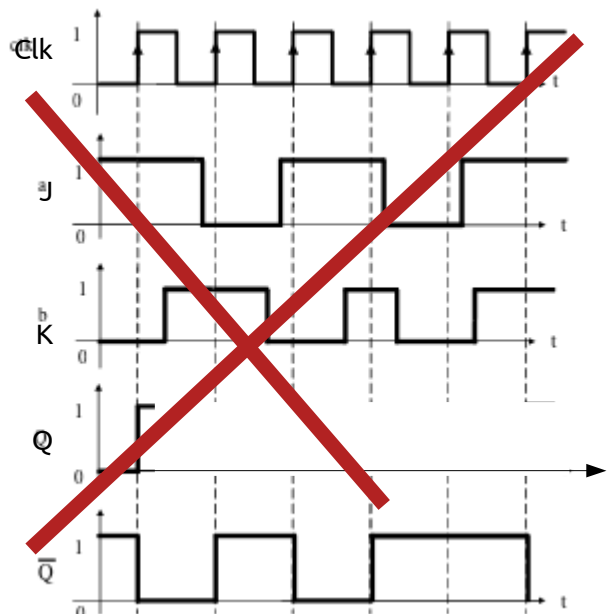
B – Complétez sa table de vérité

R	S	Q _n	Q _{n+1}	Observation
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Question 10 - Bascule JK synchrone sensible au front montant (sur 1 point): Complétez la table de vérité et le chronogramme suivant :

Entrées			Q _{n+1}	Fonctionnement
Clk	J	K		
0 ou 1 ou front descendant	X	X	Q _n	Mémorisation
Front montant	0	0		
	0	1		
	1	0		
	1	1		

Remarque : « X » veut dire peut importe l'état de la variable



Nom : Prénom : Groupe :

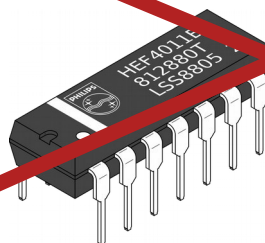
Question 11 - Registre (sur 1 point) : En vous basant sur la bascule **D synchrone au front montant**. Donnez le schéma d'un registre à décalage de droite vers la gauche avec une entrée série droite et une sortie série gauche. Ce circuit permet de réaliser un décalage à chaque front montant de l'horloge :

Question 12 - Bascule RS synchrone (sur 1 point) : Donnez le schéma détaillé d'une bascule RS sensible au niveau d'horloge bas (utilisez des portes NOR) : →

Question 13 - Bascule D (sur 1 point) : En vous basant sur une bascule RS sensible au front d'horloge haut, donnez le schéma d'une bascule D flip-flop sensible au niveau d'horloge haut. →

Chapitre 3 : Circuits intégrés sur 1 point

Question 14 - Sur le circuit intégré suivant, indiquez sur la figure suivante, la broche n°1, la broche correspondant à **VCC** (source de tension) et celle correspondant à **GND** (masse).



Bon courage